



## 简介

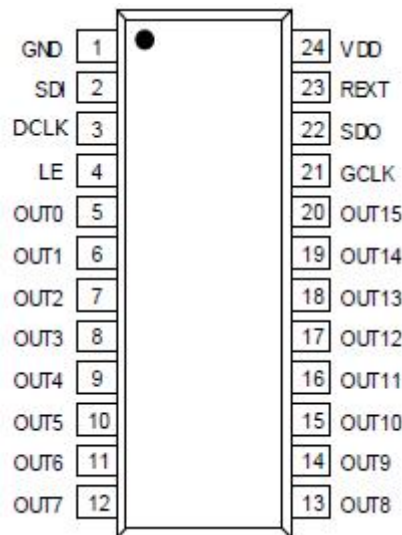
FM6153K 是专为 LED 全彩显示屏应用设计的驱动芯片。FM6153K 内建 16 位移寄存器可以将串行的输入资料转换成每个输出通道的灰阶像素。FM6153K 的 16 个恒流输出通道所输出的电流值不受输出端负载电压影响, 提供一致并且恒定的输出电流, 不受 PCB 板的影响, 具有极佳的抗干扰性。FM6153K 不仅可以由不同阻值的外接电阻来调整 FM6153K 各输出级的电流大小, 而且还可以由软件来调整的 FM6153K 通道电流增益从而控制 LED 显示屏亮度。FM6153K 采用富满 EPWM 专利显示技术, 采用智能脉冲宽度调变功能, 增强了低灰视觉效果。

FM6153K 可支持最高 32 扫 LED 扫描屏。通过技术创新可以有效解决低灰色块, 偏色, 麻点, 第一行偏暗等问题, 透过实时错误侦测功能, FM6153K 不需增加额外的外部原件即可独立侦测每个 LED 是否为开路状态; FM6153K 新颖的消除十字架现象功能, 解决了单一 LED 坏点造成的周遭灯点错误显示问题。此外, FM6153K 内建的消隐电路大幅减轻了鬼隐现象。

## 特性

- 恒流输出范围值:
  - 在 5 伏特操作电压: 1~20mA
  - 在 3.3 伏特操作电压: 1~10mA
- 极为精确的电流输出值:
  - 通道间最大差异值: <±2%
  - 芯片间最大差异值: <±2%
- 内建 16K 位 SRAM 内存支持 1~32 扫分时多任务扫描
- 14/13 位 EPWM 灰阶控制技术提升低灰视觉效果 (富满专利)
- 应用范围: 仅用于室内全彩表贴模组
- 6 位电流增益调整, 12.5%~200%
- LED 故障排除:
  - 消除 LED 坏点造成的十字架现象
  - LED 开路侦测
- 内建消隐
- GCLK 倍频技术
- 高达 30MHz 时钟频率
- 封装形式: SSOP-24(e=0.635mm)、QFN-24-4×4-0.5mm

## 管脚图



SSOP-24



#### 管脚功能描述

管脚名称	功能说明
GND	接地端。
SDI	串行数据输入端。
DCLK	数据时钟讯号之输入端。
LE	数据闪控(data strobe)输入端。
$\overline{OUT0} \sim \overline{OUT15}$	恒流输出端。
GCLK	灰阶时钟讯号输入端。
SDO	串行数据输出端。
R-EXT	连接外接电阻之输入端；此外接电阻可设定所有输出通道之输出电流。
VDD	电源端。

#### 功能框图

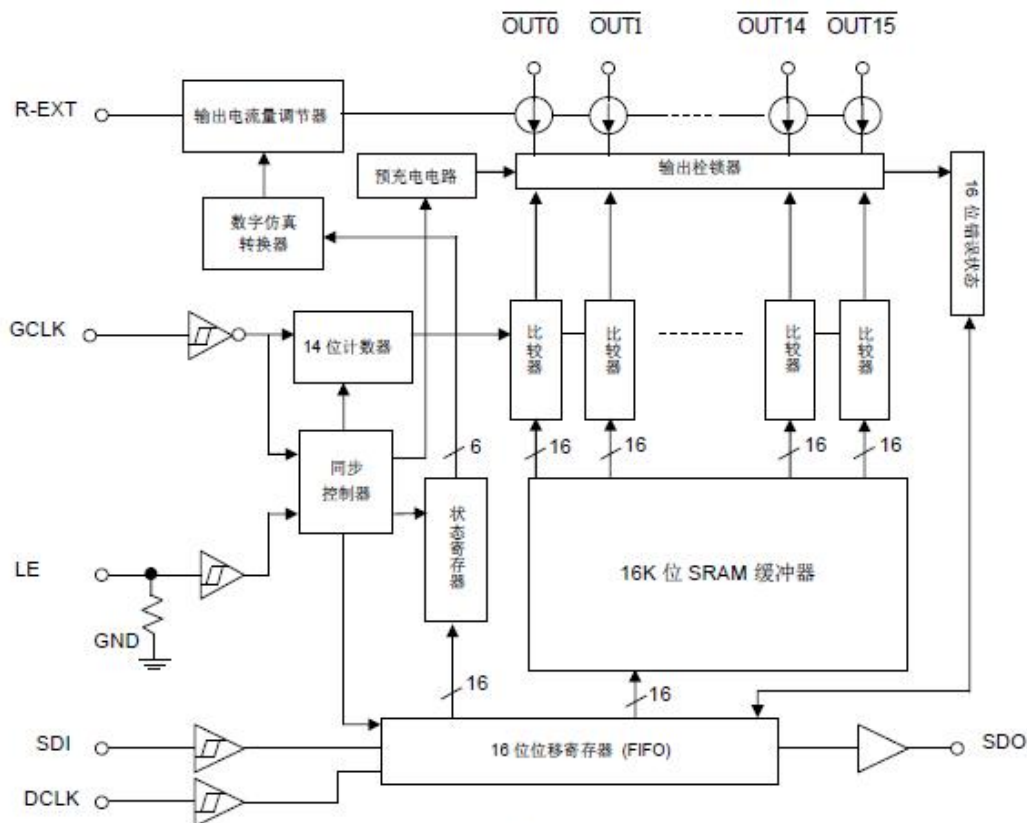
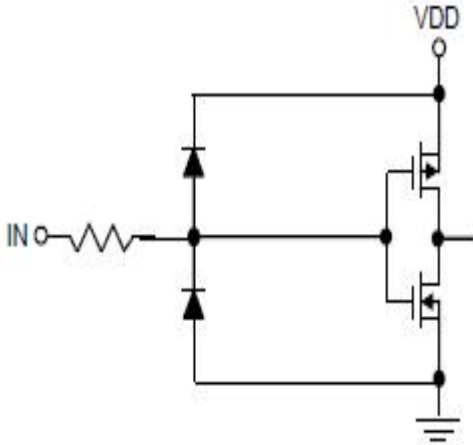


图 1

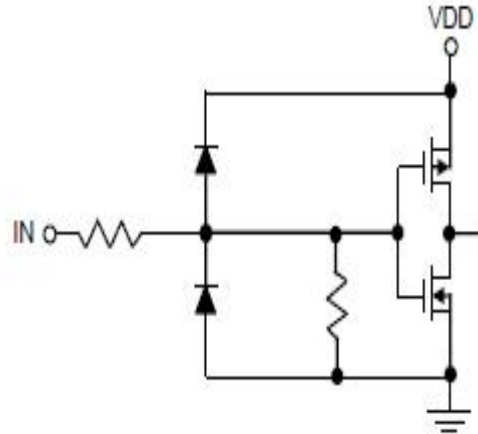


## 输出输入等效电路

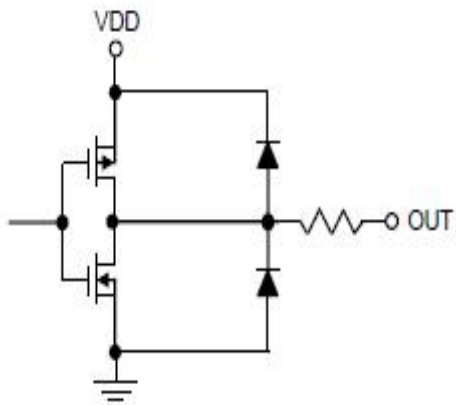
### GCLK, DCLK, SDI 输入端



### LE 输入端



### SDO 输出端





#### 最大限定范围

特性		符号	范围	单位
电源电压		$V_{CC}$	0~7	V
输入端电压(SDI, CLK, LE, GCLK)		$V_{LED}$	-0.4~ $V_{DD}$ +0.4	V
输出端耐受电压		$F_{CLK}$	-0.5~12	V
输出端电流		$I_{OMAX}$	+20	mA
接地端电流		$D_{IO}$	360	mA
消耗功率 (在四层印刷电路板上, 25°C 时)*	GP 包装	$P_D$	3.12	W
	GFN 包装		1.79	
热阻值 (在四层印刷电路板上, 25°C 时)*	GP 包装	$R_{th(j-a)}$	40.01	°C/W
	GFN 包装		69.5	
接合点温度		$T_{j,max}$	150**	°C
芯片工作时的环境温度		$T_{opr}$	-40~+85	°C
芯片储存时的环境温度		$T_{stg}$	-55~+150	°C
ESD 静电量测	HBM(MIL-STD-88 3G,Method3015.7 人体静电模式)	HBM	Class 3B (8000V)	
	MM (JEDEC EIA/JESD22-A115 机器静电模式)	MM	Class C (≥400V)	

模拟时, PCB 尺寸为 76.2mm\*114.3mm。请参考 JEDEC JESD51 规范。

\*\*越接近此最大范围值操作, 芯片的寿命越短、可靠度越低; 超过此最大限定范围工作时, 将会影响芯片运作并造成毁损, 因此建议的芯片工作时的接合点温度在 125° C 以内。

注: 散热表现与散热片尺寸、PCB 厚度与层数息息相关。实测的热阻值会与模拟值不相同, 使用者可选择适当的封装与 PCB 布局, 以达到理想的散热表现。



#### 直流特性 (V<sub>DD</sub>=5.0V, Ta=25°C)

所有测试条件皆为电流增益调整设置为默认值

特性		符号	量测条件	最小值	一般值	最大值	单位
电源电压		V <sub>DD</sub>	-	4.5	5.0	5.5	V
输出端耐受电压		V <sub>DS</sub>	OUT0 ~ OUT15	-	-	12.0	V
输出端电流		I <sub>OUT</sub>	参考直流特性的测试电路	1	-	20	mA
		I <sub>OH</sub>	SDO	-	-	-1.0	mA
		I <sub>OL</sub>	SDO	-	-	1.0	mA
输入端电压	高电位位准	V <sub>IH</sub>	Ta=-40~85°C	0.7×V <sub>DD</sub>	-	V <sub>DD</sub>	V
	底电位位准	V <sub>IL</sub>	Ta=-40~85°C	GNG	-	0.3×V <sub>DD</sub>	V
输出端漏电流		I <sub>OH</sub>	V <sub>DS</sub> =17.0V	-	-	0.5	μA
输出端电压	SDO	V <sub>OH</sub>	I <sub>OH</sub> =-1.0mA	V <sub>DD</sub> -0.4	-	-	V
		V <sub>OL</sub>	I <sub>OL</sub> =+1.0mA	-	-	0.4	V
电流偏移量 (通道间)		dI <sub>OUT1</sub>		-	±1.5	±2.5	%
电流偏移量 (芯片间)		dI <sub>OUT2</sub>		-	±1.5	±3.5	%
电流偏移量 VS.输出电压*		%/dV <sub>DS</sub>	V <sub>DS</sub> 介于 1.0V 与 3.0V 之间, R <sub>ext</sub> =1.4KΩ@10mA	-	±0.1	±0.3	%/V
电流偏移量 VS.电源电压*		%/dV <sub>DD</sub>	V <sub>DS</sub> 介于 4.5V 与 5.5V 之间, R <sub>ext</sub> =1.4KΩ@10mA	-	±1.0	±2.0	%/V
LED 开路错误侦测电压值		V <sub>OD, TH</sub>	-	-	0.5	-	V
下拉电阻		R <sub>IN</sub> (down)	LE	250	450	800	KΩ
电压源 输出电流	“关” (SDI=DCLK=GCLK =0Hz)	I <sub>DD(off) 1</sub>	R <sub>ext</sub> =Open, OUT0 ~ OUT15 =Off	-	4.5	5.5	mA
	“关” (SDI=DCLK=GCLK =0Hz)	I <sub>DD(off) 2</sub>	R <sub>ext</sub> =14KΩ, OUT0 ~ OUT15 =Off	-	5.0	6.0	
		I <sub>DD(off) 3</sub>	R <sub>ext</sub> =1.4KΩ, OUT0 ~ OUT15 =Off	-	6.5	7.5	
	“开” (SDI=DCLK=5MHZ GCLK=20MHZ)	I <sub>DD(on) 2</sub>	R <sub>ext</sub> =14KΩ, OUT0 ~ OUT15 =On	-	6.5	7.5	
I <sub>DD(on) 3</sub>		R <sub>ext</sub> =14KΩ, OUT0 ~ OUT15 =On	-	8.0	9.5		

\*一个通道开启时



#### 直流特性 (V<sub>DD</sub>=3.3V, Ta=25°C)

所有测试条件皆为电流增益调整设置为默认值

特性		符号	量测条件	最小值	一般值	最大值	单位
电源电压		V <sub>DD</sub>	-	3.0	3.3	3.6	V
输出端耐受电压		V <sub>DS</sub>	OUT0 ~ OUT15	-	-	12.0	V
输出端电流		I <sub>OUT</sub>	参考直流特性的测试电路	1	-	10	mA
		I <sub>OH</sub>	SDO	-	-	-1.0	mA
		I <sub>OL</sub>	SDO	-	-	1.0	mA
输入端电压	高电位位准	V <sub>IH</sub>	Ta=-40~85°C	0.7×V <sub>DD</sub>	-	V <sub>DD</sub>	V
	底电位位准	V <sub>IL</sub>	Ta=-40~85°C	GNG	-	0.3×V <sub>DD</sub>	V
输出端漏电流		I <sub>OH</sub>	V <sub>DS</sub> =17.0V	-	-	0.5	μA
输出端电压	SDO	V <sub>OH</sub>	I <sub>OH</sub> =-1.0mA	V <sub>DD</sub> -0.4	-	-	V
		V <sub>OL</sub>	I <sub>OL</sub> =+1.0mA	-	-	0.4	V
电流偏移量 (通道间)		dI <sub>OUT1</sub>		-	±1.5	±2.5	%
电流偏移量 (芯片间)		dI <sub>OUT2</sub>		-	±1.5	±3.5	%
电流偏移量 VS.输出电压*		%/dV <sub>DS</sub>	V <sub>DS</sub> 介于 1.0V 与 3.0V 之间, R <sub>ext</sub> =1.4KΩ@10mA	-	±0.1	±0.3	%/V
电流偏移量 VS.电源电压*		%/dV <sub>DD</sub>	V <sub>DS</sub> 介于 4.5V 与 5.5V 之间, R <sub>ext</sub> =1.4KΩ@10mA	-	±1.0	±2.0	%/V
LED 开路错误侦测电压值		V <sub>OD, TH</sub>	-	-	0.5	-	V
下拉电阻		R <sub>IN</sub> (down)	LE	250	450	800	KΩ
电压源 输出电流	“关” (SDI=DCLK=GCLK =0Hz)	I <sub>DD(off) 1</sub>	R <sub>ext</sub> =Open, $\overline{\text{OUT0}} \sim \overline{\text{OUT15}} =\text{Off}$	-	4.5	5	mA
	“关” (SDI=DCLK=GCLK =0Hz)	I <sub>DD(off) 2</sub>	R <sub>ext</sub> =14KΩ, $\overline{\text{OUT0}} \sim \overline{\text{OUT15}} =\text{Off}$	-	4.5	5.5	
		I <sub>DD(off) 3</sub>	R <sub>ext</sub> =1.4KΩ, $\overline{\text{OUT0}} \sim \overline{\text{OUT15}} =\text{Off}$	-	6.0	7.0	
	“开” (SDI=DCLK=5MHZ GCLK=20MHZ)	I <sub>DD(on) 2</sub>	R <sub>ext</sub> =14KΩ, $\overline{\text{OUT0}} \sim \overline{\text{OUT15}} =\text{On}$	-	6.0	7.0	
I <sub>DD(on) 3</sub>		R <sub>ext</sub> =14KΩ, $\overline{\text{OUT0}} \sim \overline{\text{OUT15}} =\text{On}$	-	7.5	9.0		

\*一个通道开启时



直流特性的测试电路

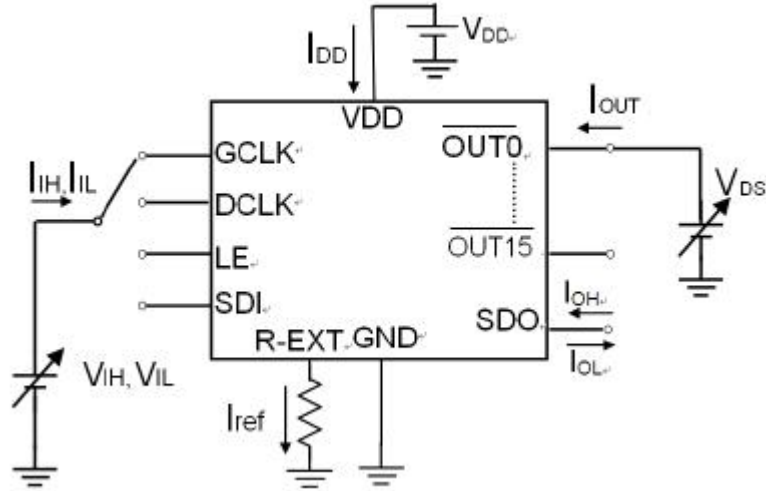


图 2



#### 动态特性 (T = 25°C, V<sub>DD</sub> = 5.0V)

特性		符号	量测条件	最小值	一般值	最大值	单位
设定时间	SDI-DCLK ↑	t <sub>SU0</sub>	V <sub>DD</sub> =5.0V V <sub>IH</sub> =V <sub>DD</sub> V <sub>IL</sub> =GNG R <sub>ext</sub> =1.4KΩ V <sub>DS</sub> =1V R <sub>L</sub> =300Ω C <sub>L</sub> =10pF C <sub>1</sub> =100nF C <sub>2</sub> =10μF C <sub>SDO</sub> =10pF V <sub>LED</sub> =4.0V	5	-	-	ns
	LE ↑ - DCLK ↑	t <sub>SU1</sub>		8	-	-	ns
	LE ↓ (VSYNC) - GCLK	t <sub>SU2</sub>		1200	-	-	ns
	LE ↓ - DCLK	t <sub>SU3</sub>		50	-	-	ns
保持时间	DCLK ↑ - SDI	t <sub>H0</sub>		6	-	-	ns
	DCLK ↑ - LE	t <sub>H1</sub>		8	-	-	ns
	GCLK - LE ↓ (VSYNC)	t <sub>H2</sub>		300	-	-	ns
延迟时间	DCLK - SDO	t <sub>PD0</sub>		-	22	25	ns
	GCLK - $\overline{\text{OUT2n}}$ *	t <sub>PD1</sub>		-	35	-	ns
	LE - SDO	t <sub>PD2</sub> ***		-	30	40	ns
脉波宽度	LE	t <sub>w(LE)</sub>		15	-	-	ns
指令到指令		t <sub>cc</sub>		50	-	-	ns
时钟频率		F <sub>DCLK</sub>		-	-	30	MHZ
灰阶时钟频率		F <sub>GCLK</sub>		-	-	33	MHZ
倍频灰阶时钟频率		F <sub>GCLK,2X</sub>		-	-	16.6	MHZ
最短脉波时钟(GCLK or DCLK)****		t <sub>w(CLK)</sub>		12	-	-	%
GCLK freq)/(DCLK freq)比例		R <sub>(GCLK/DCLK)</sub>	20	-	-	ns	
强制错误侦测时间*****		t <sub>ERR-C</sub>	700	-	-	ns	
电流输出埠的电位爬升时间		t <sub>OR</sub>	-	15	25	ns	
电流输出埠的电位下降时间		t <sub>OF</sub>	-	15	25	ns	
消隐时间		tdth	300	-	-	ns	
消隐時間 低電位		dth	1200	-	-	ns	

\*通道间的输出波形具有良好的一致性。

\*\*可参考时序波形图，此处 n=0, 1, 2, 3, 4, 5, 6, 7。

\*\*\*执行”读取状态缓存器”命令时，下一个 GCLK 的上升缘应在 LE 的下降缘 t<sub>PD2</sub> 之后。

\*\*\*\*若启用 GCLK 倍频，时钟占空比必须为 50%。

\*\*\*\*\*执行错误侦测时，须保留超过最大错误侦测时间。





#### 动态特性 (T = 25°C, V<sub>DD</sub> = 3.3V)

特性	符号	量测条件	最小值	一般值	最大值	单位
设定时间	SDI-DCLK ↑	t <sub>SU0</sub>	7	-	-	ns
	LE ↑ - DCLK ↑	t <sub>SU1</sub>	10	-	-	ns
	LE ↓ (VSYNC) - GCLK	t <sub>SU2</sub>	1200	-	-	ns
	LE ↓ - DCLK	t <sub>SU3</sub>	52	-	-	ns
保持时间	DCLK ↑ - SDI	t <sub>H0</sub>	8	-	-	ns
	DCLK ↑ - LE	t <sub>H1</sub>	10	-	-	ns
	GCLK - LE ↓ (VSYNC)	t <sub>H2</sub>	300	-	-	ns
延迟时间	DCLK - SDO	t <sub>PD0</sub>	-	22	30	ns
	GCLK - $\overline{\text{OUT2n}}$ *	t <sub>PD1</sub>	-	35	-	ns
	LE - SDO	t <sub>PD2</sub> ***	-	30	50	ns
脉波宽度	LE	t <sub>w(LE)</sub>	16	-	-	ns
指令到指令		t <sub>cc</sub>	52	-	-	ns
时钟频率		F <sub>DCLK</sub>	-	-	25	MHZ
灰阶时钟频率		F <sub>GCLK</sub>	-	-	20	MHZ
倍频灰阶时钟频率		F <sub>GCLK,2X</sub>	-	-	10	MHZ
最短脉波时钟(GCLK or DCLK)****		t <sub>w(CLK)</sub>	13	-	-	%
GCLK freq)/(DCLK freq)比例		R <sub>(GCLK/DCLK)</sub>	20	-	-	ns
强制错误侦测时间*****		t <sub>ERR-C</sub>	700	-	-	ns
电流输出埠的电位爬升时间		t <sub>OR</sub>	-	25	35	ns
电流输出埠的电位下降时间		t <sub>OF</sub>	-	25	35	ns
消隐时间		tdth	300	-	-	ns
消隱時間 低電位		dtl	1200	-	-	ns

\*通道间的输出波形具有良好的一致性。

\*\*可参考时序波形图，此处 n=0, 1, 2, 3, 4, 5, 6, 7。

\*\*\*执行“读取状态缓存器”命令时，下一个 GCLK 的上升缘应在 LE 的下降缘 t<sub>PD2</sub> 之后。

\*\*\*\*若启用 GCLK 倍频，时钟占空比必须为 50%。

\*\*\*\*\*执行错误侦测时，须保留超过最大错误侦测时间。



#### 动态特性的测试电路

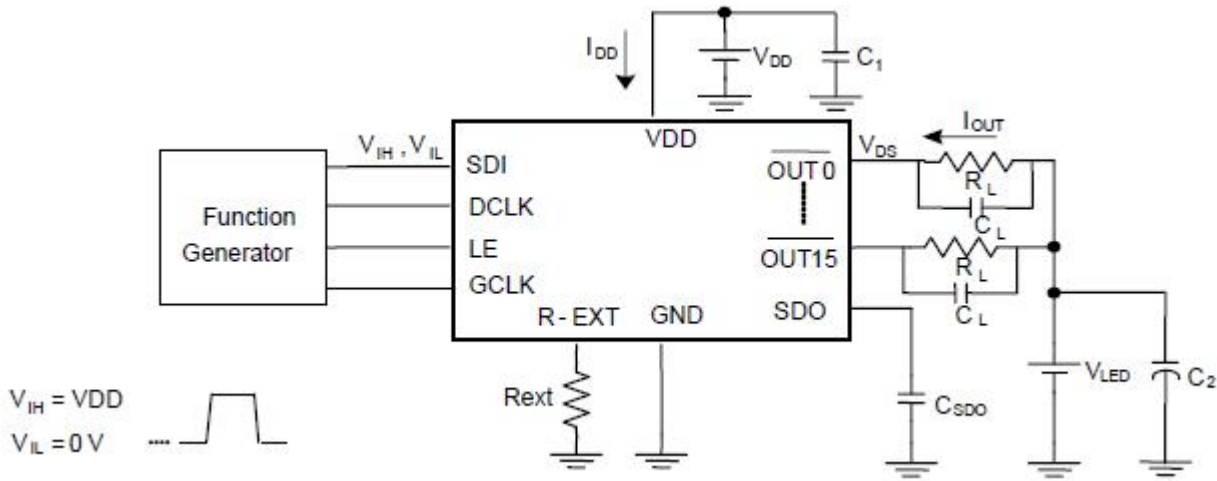
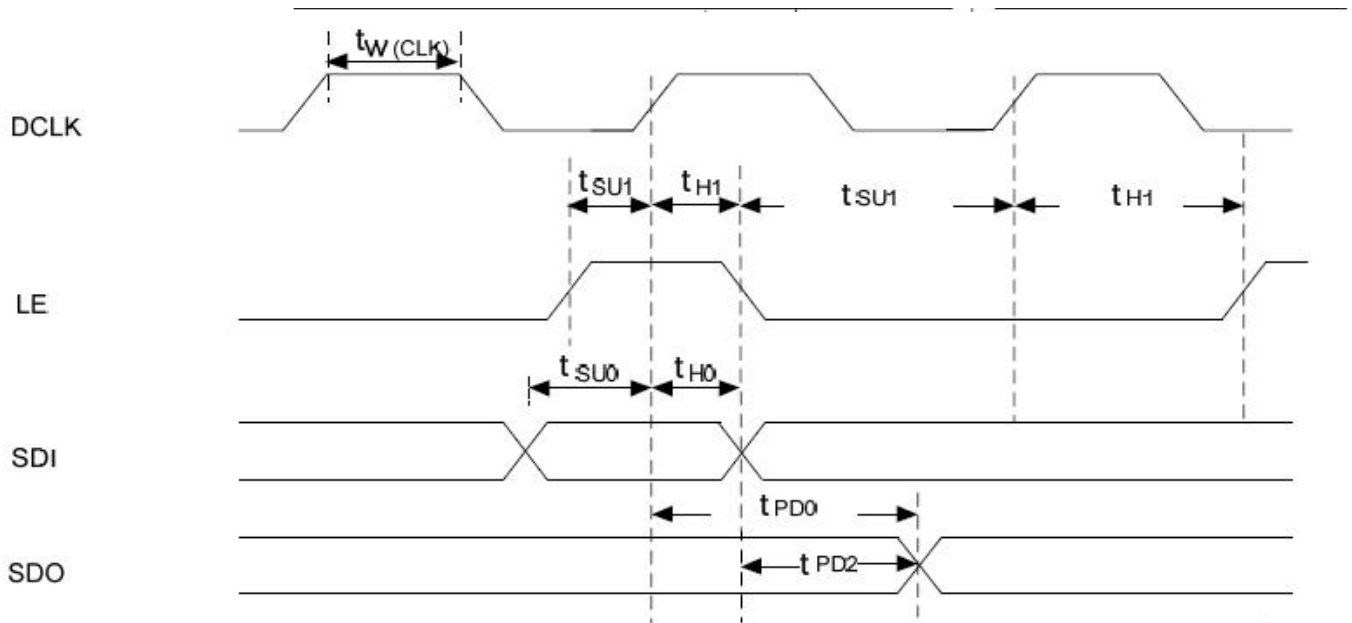
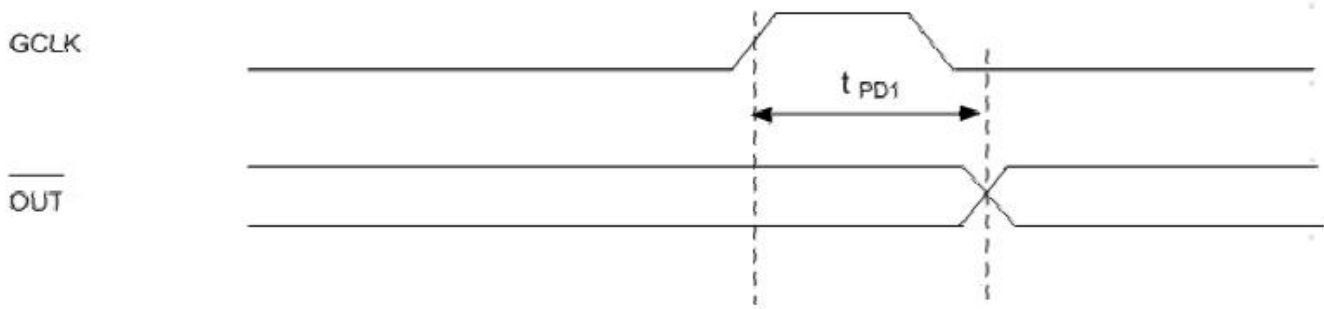


图 3

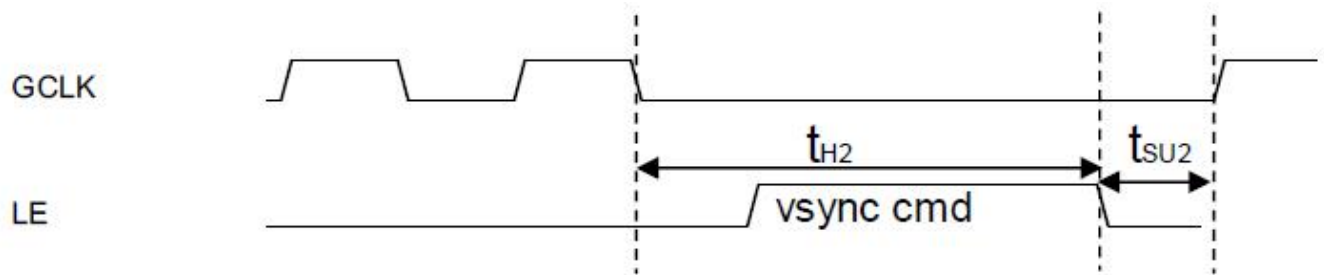
#### 时序的波形图



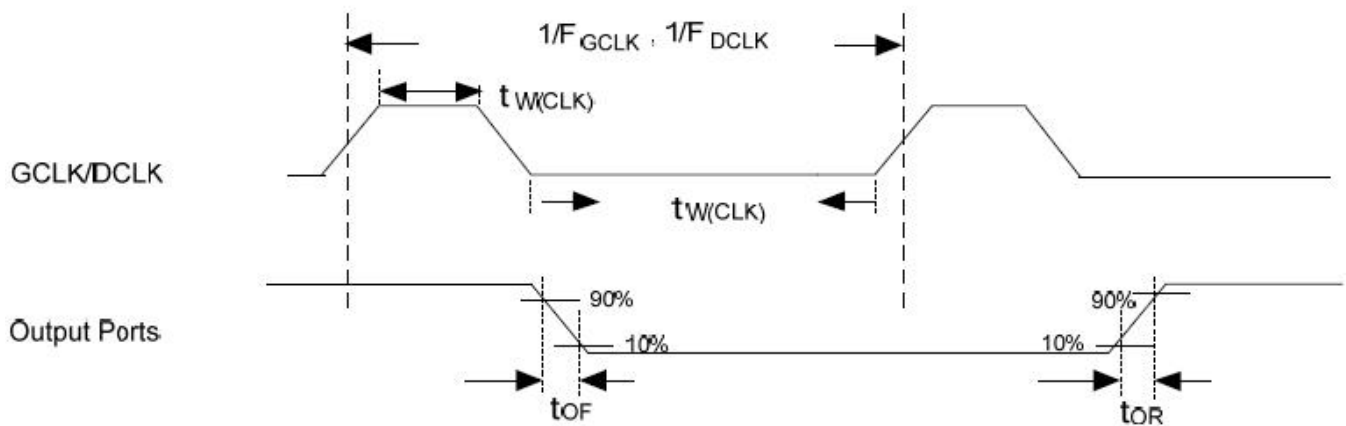
(1)



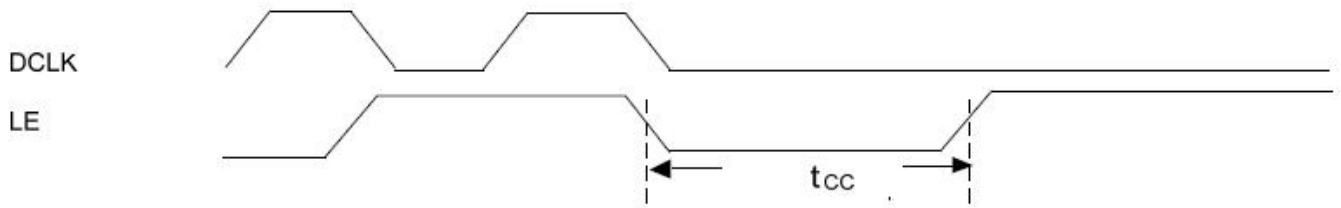
(2)



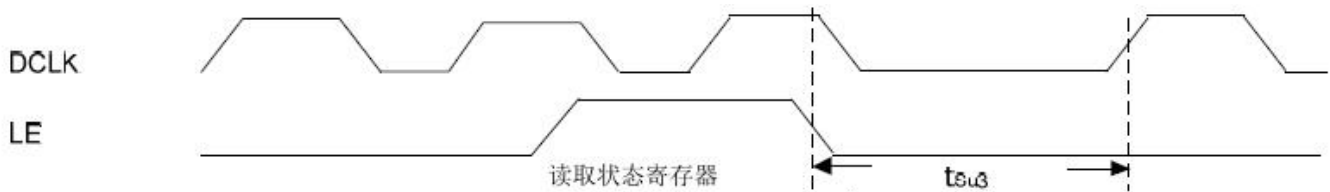
(3)



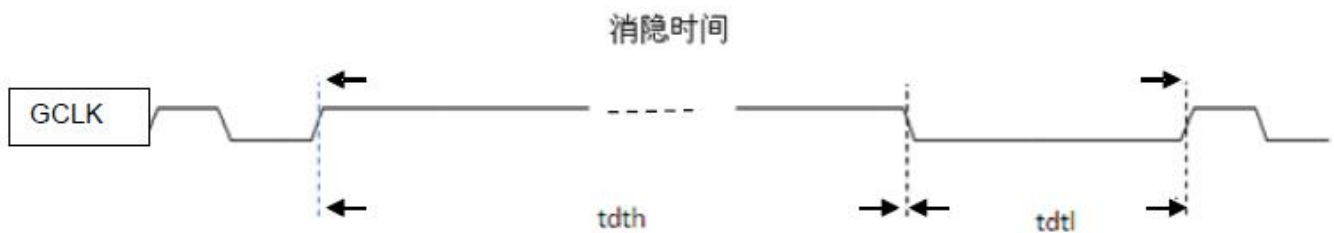
(4)



(5)



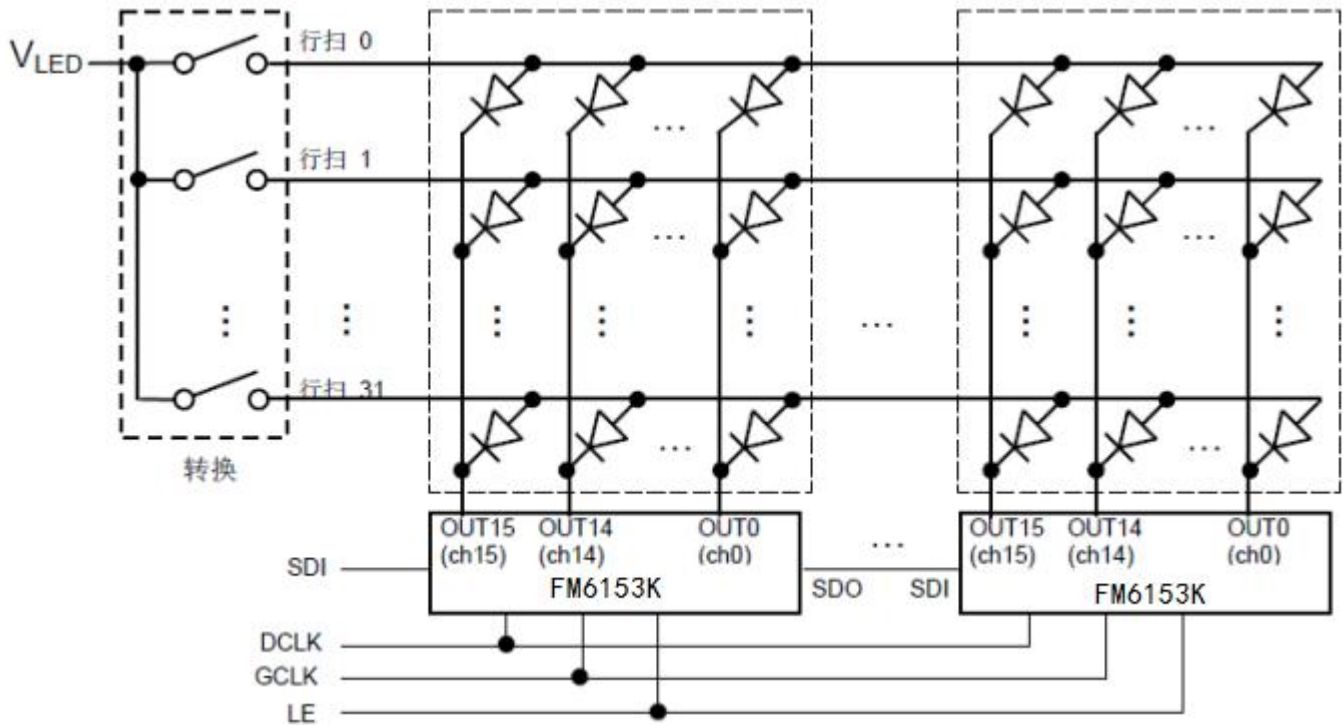
(6)



(7)

## 操作原理

### 扫描屏应用架构



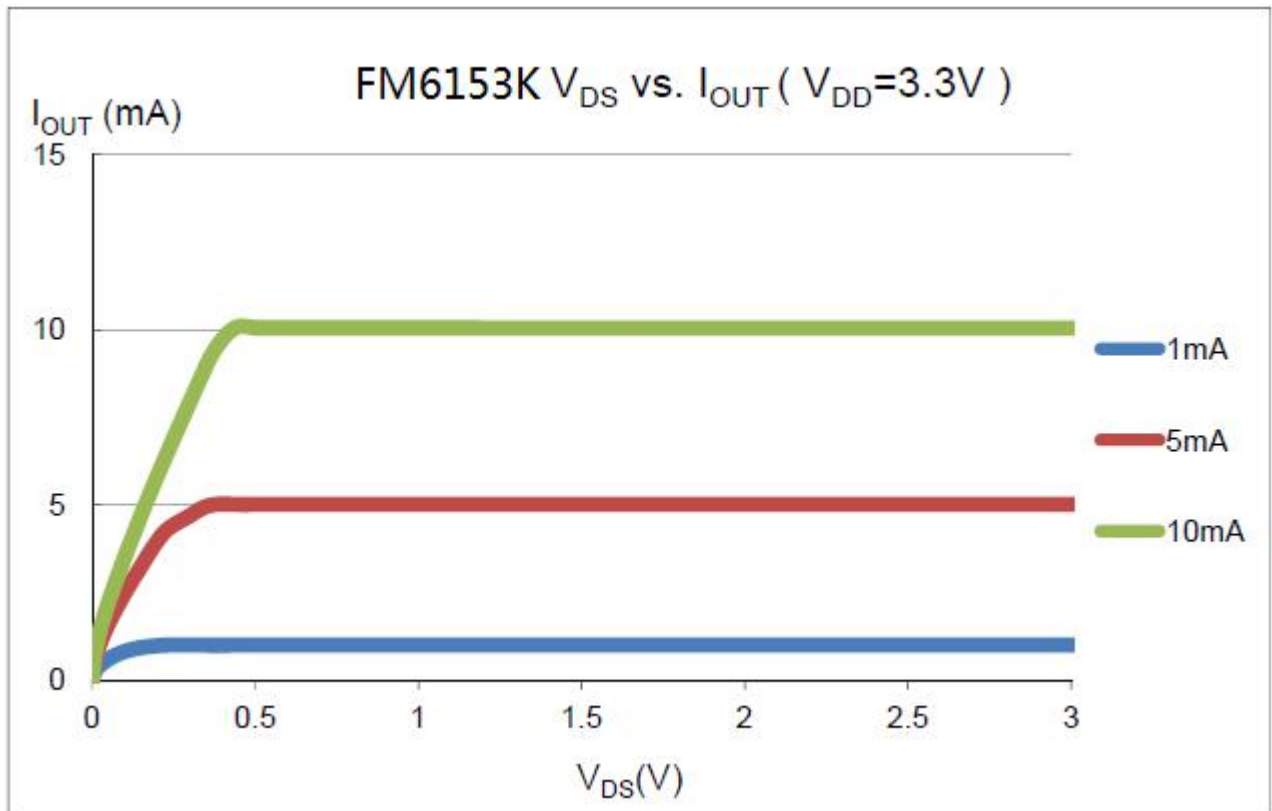
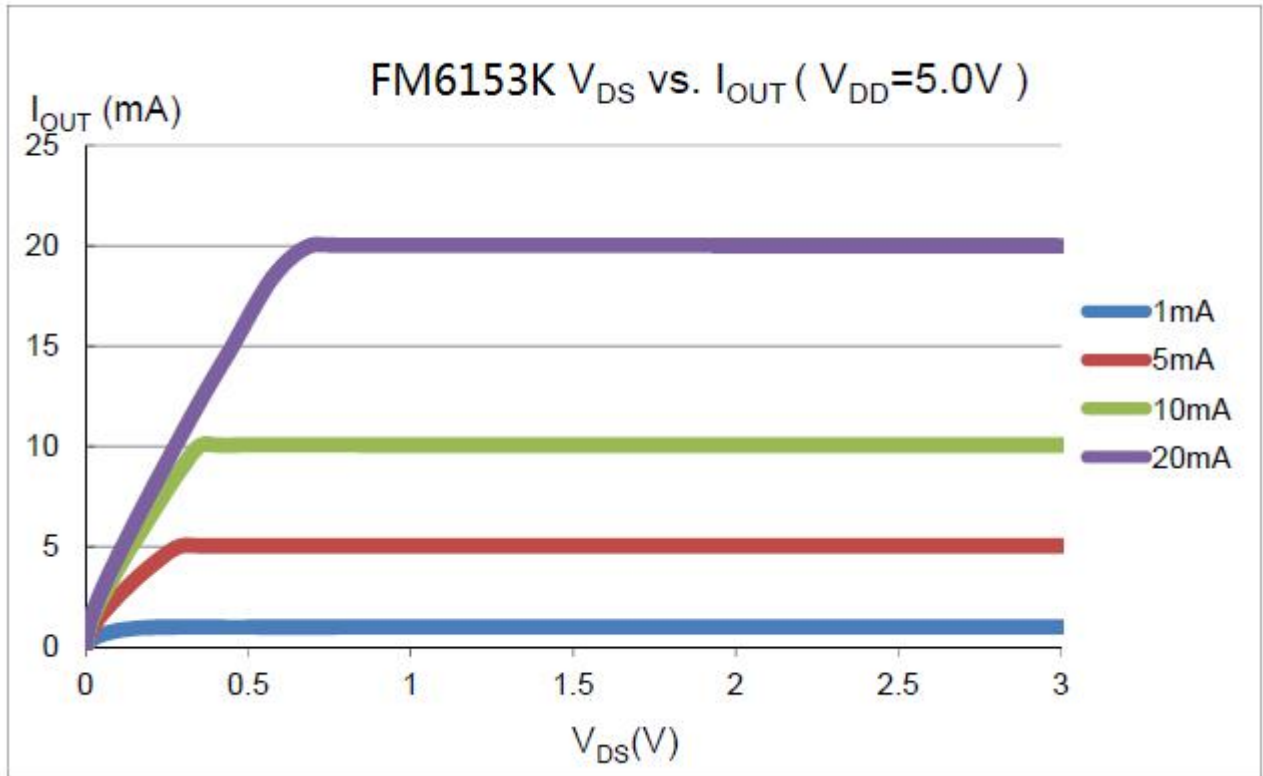
上图显示扫描行数为 32 行扫描屏所建议的应用架构图。由 LE 与 DCLK 组成的指令，可透过 SDI 与 SDO 脚位来传送灰阶数据。16 个输出通道(OUT0~OUT15)会在不同时间点传递 PWM 数据给每个扫描行数，因此必须具备时间多任务操作的开关给每行之扫描。开关切换顺序与操作方式将在下个单元中描述。

## 恒流

当使用者将 FM6153K 应用于 LED 面板设计上时，信道间与信道间，甚至芯片与芯片间的电流，差异极小。

此源自于 FM6153K 的优异特性：

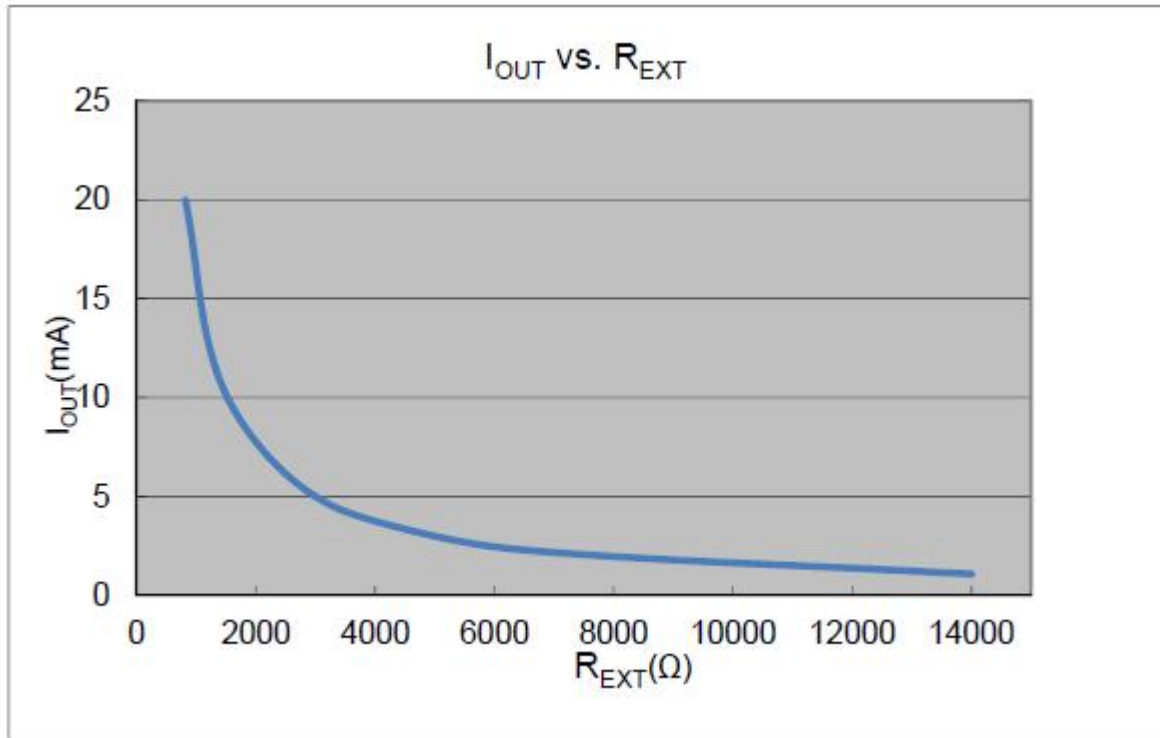
- 1、 通道间的最大电流差异小于±2%，而芯片间的最大电流差异小于±2%。
- 2、 具有不受负载端电压影响的电流输出特性，如下图所示。输出电流的稳定性将不受 LED 顺向电压 ( $V_F$ ) 变化而影响。





#### 调整输出电流

如下图所示，藉由外接一个电阻  $R_{EXT}$  调整输出电流 ( $I_{OUT}$ )。



套用下列公式可计算出输出电流值，

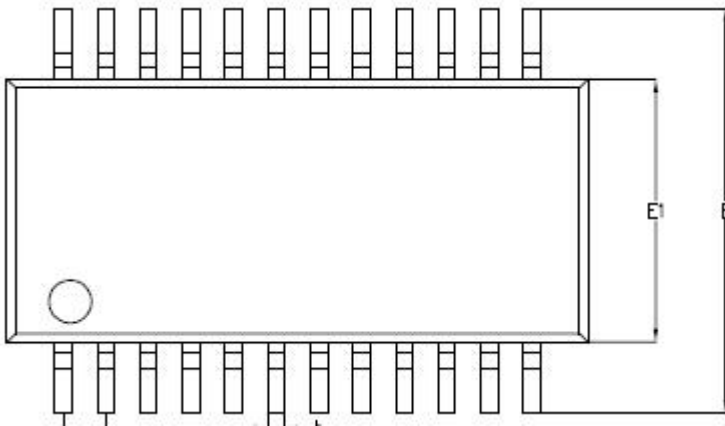
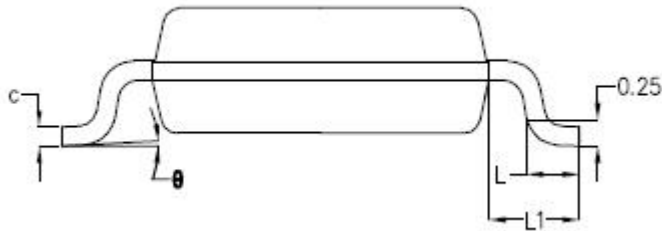
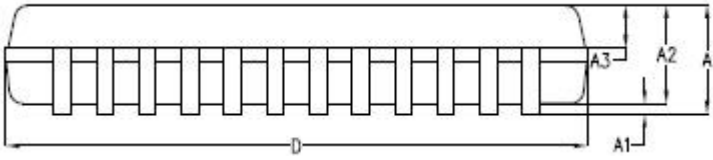
$$V_{R-EXT}=0.61\text{Volt} \times G; I_{OUT}=(V_{R-EXT}/R) \times 24.0$$

公式中的  $V_{R-EXT}$  是指  $R-EXT$  端的电压值， $R_{EXT}$  是指外接至  $R-EXT$  端的电阻值。 $G$  值是数字调整电流的增益，可以藉由控制状态寄存器的第 5 到第 0 位来设定。预设的  $G$  值设定值为 1。 $G$  的公式与设定将在下一个段落说明。



封装信息

➤ SSOP24 (0.635)

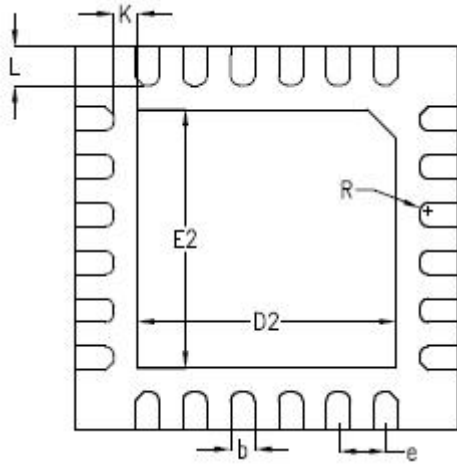
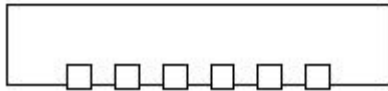
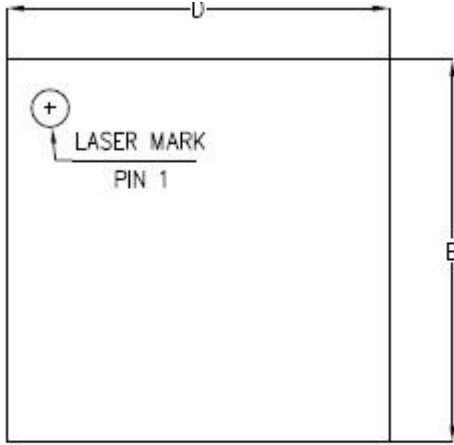


SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	1.60	1.65
A1	-	0.15	0.20
A2	1.40	1.45	1.50
A3	0.60	0.65	0.70
b	0.22	0.25	0.30
c	0.17	0.22	0.25
D	8.55	8.65	8.75
E	5.90	6.00	6.10
E1	3.80	3.90	4.00
e	0.635BSC		
L	0.57	0.60	0.65
L1	1.05BSC		
$\theta$	0°	3°	6°





➤ QFN-24-4×4 (0.5mm)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.83	0.85	0.87
A1	0	0.02	0.05
A2	-		
A3	0.20REF		
b	0.18	0.25	0.30
D	3.90	4.00	4.10
D2	2.65	2.70	2.75
E	3.90	4.00	4.10
E2	2.65	2.70	2.75
e	0.40	0.50	0.60
K	0.25REF		
L	0.35	0.40	0.45
L1	-	-	-
R	0.09	-	-

