



## 简介

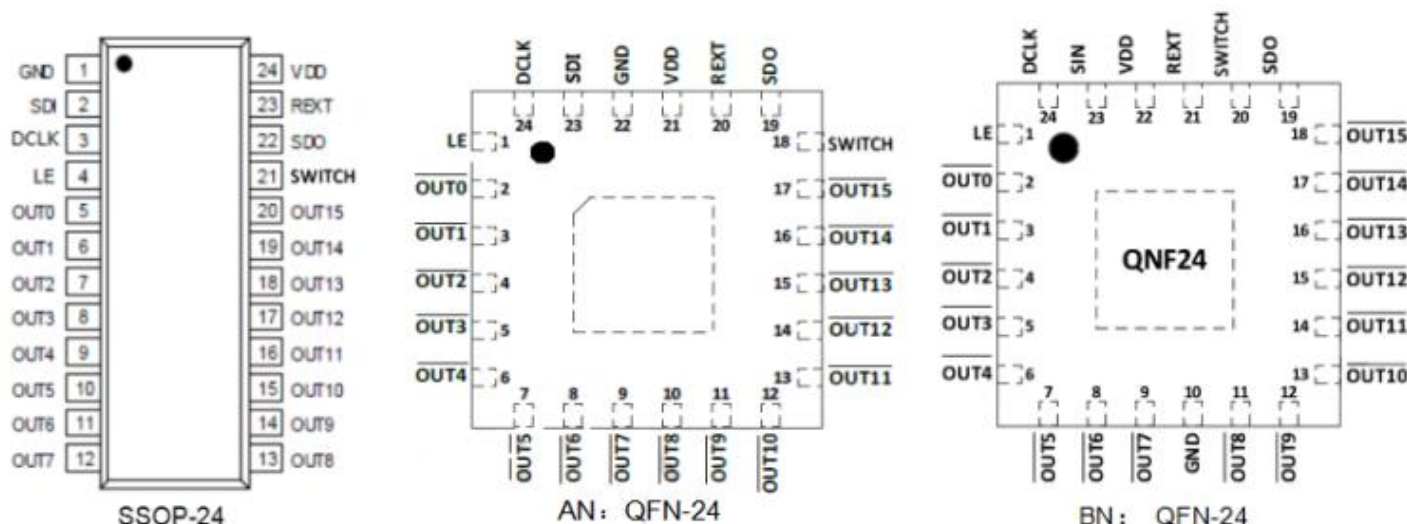
FM6565 是专为高刷新应用方案设计的 LED 全彩显示屏驱动芯片。FM6565 内建 16 位移寄存器可以将串行的输入资料转换成每个输出通道的灰阶像素。FM6565 的 16 个恒流输出通道所输出的电流值不受输出端负载电压影响，提供一致恒定的输出电流，不受 PCB 板的影响，具有极佳的抗干扰性。FM6565 不仅可以由不同阻值的外接电阻来调整 FM6565 各输出级的电流大小，而且还可以由软件来调整通道电流增益，从而控制 LED 显示屏亮度。FM6565 采用富满 EPWM 专利显示技术，显示效果更佳细腻。

FM6565 可支持最高 64 扫 LED 扫描屏；通过技术创新可以有效解决低灰色块、偏色、麻点、第一行偏暗、高对比耦合、跨版色差等问题；内部集成开路检测功能；可以有效解决因 LED 坏点造成的十字架问题。此外，FM6565 内建的消隐/钳位电路配合不同的配置位，可以大幅度增强消隐/钳位的能力，有效解决了上下鬼影和文字鬼影现象，同时也极大改善了跨版耦合、高对比、中对比耦合等显示瑕疵；更有黑屏节能功能，降低黑屏时的功耗；FM6565 可内部生成 GCLK 信号，优化系统性能；同时具有极佳的动态适配和通道适配，精度更高。

## 特性

- 恒流输出范围值：
  - 在 5 伏特操作电压：0.5~25mA
  - 在 4.2 伏特操作电压：0.5~18mA
- 极为精确的电流输出值：
  - 通道间最大差异值：<math>\pm 1.5\%</math>
  - 芯片间最大差异值：<math>\pm 2\%</math>
- 内建 32K 位 SRAM 内存支持 1~64 扫分时多任务扫描
- EPWM 灰阶控制技术提升低灰视觉效果（富满专利）
- 8 位电流增益调整，22%~200%
- 有效改善跨版耦合、高对比耦合问题
- 恒流拐点 4 档可调
- 内建消隐，消隐增强
- LED 故障排除：
  - 消除 LED 坏点造成的十字架现象
  - LED 开路侦测
- 内部生成 GCLK 信号
- 倍频功能
- 黑屏节能，降低黑屏功耗
- 高达 30MHz 时钟频率
- 封装形式：SSOP-24(e=0.635mm)
  - AN: QFN-24-4×4-0.5mm
  - BN: QFN-24-4×4-0.5mm

## 管脚图

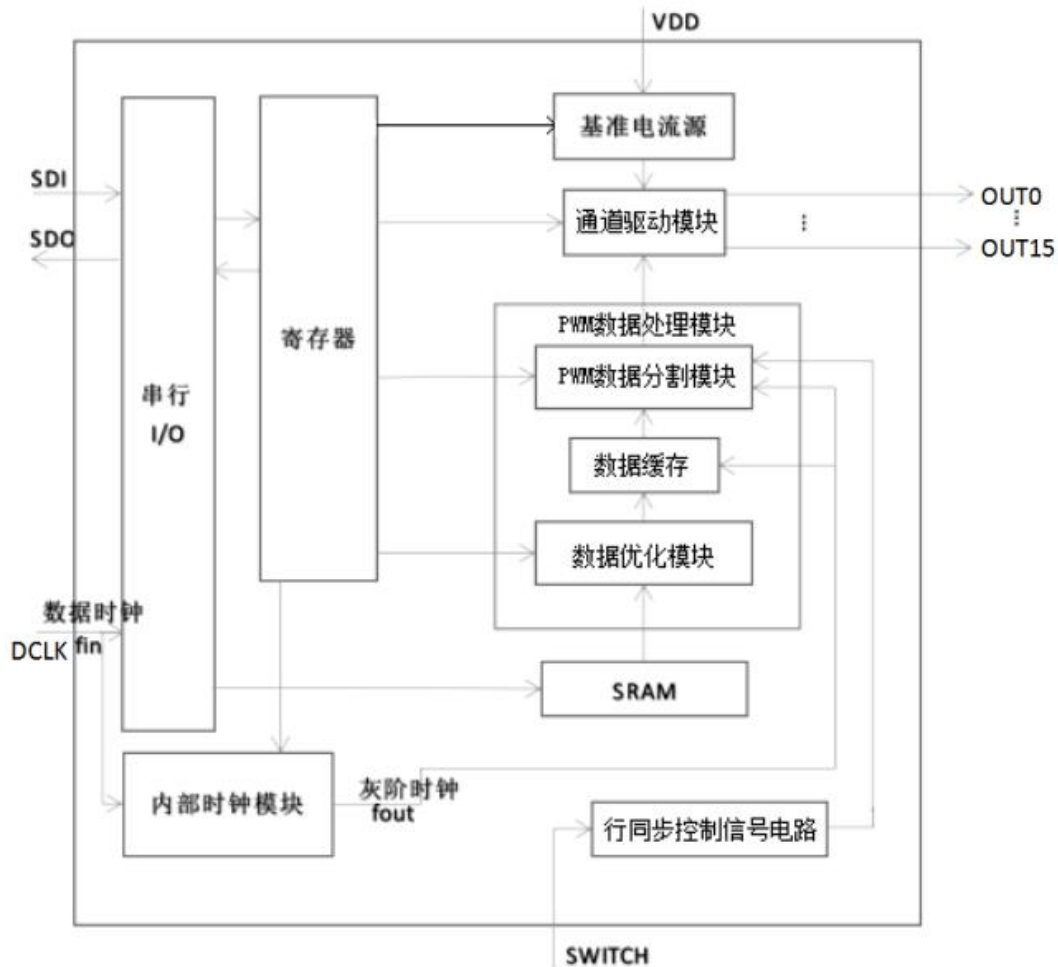




#### 管脚功能描述

管脚名称	功能说明
GND	接地端。
SDI	串行数据输入端。
DCLK	数据时钟讯号之输入端。
LE	数据闪控(data strobe)输入端。
— OUT0~OUT15	恒流输出端。
SWITCH	换行信号。
SDO	串行数据输出端。
R-EXT	连接外接电阻之输入端；此外接电阻可设定所有输出通道之输出电流。
VDD	电源端。

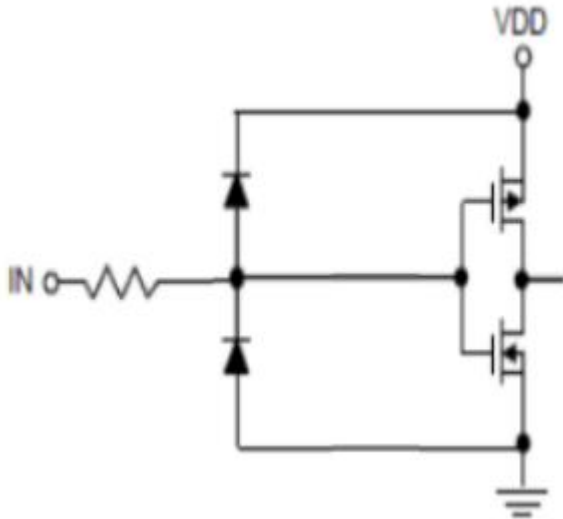
#### 功能框图



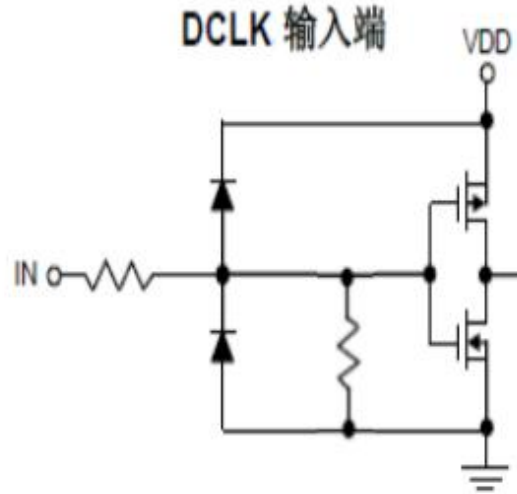


## 输出输入等效电路

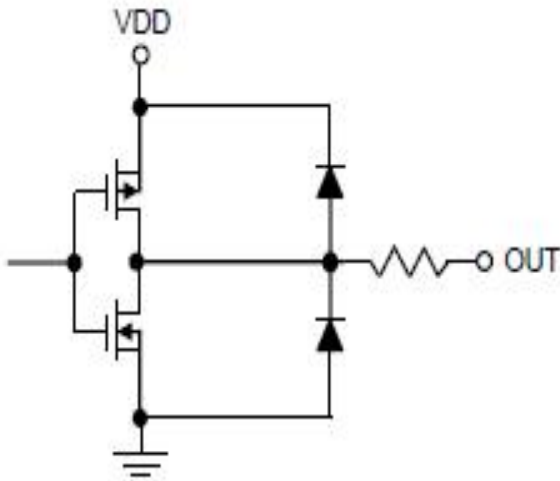
SWITCH,LE,SDI 输入端



DCLK 输入端



SDO 输出端





### 最大限定范围

特性		符号	范围	单位
电源电压		$V_{CC}$	0~6	V
输入端电压(SDI, CLK, LE, SWITCH)		$V_{LED}$	-0.4~ $V_{DD}$ +0.4	V
输出端耐受电压		$V_{DS}$	-0.5~12	V
输出端电流		$I_{OMAX}$	+25	mA
接地端电流		$D_{IO}$	500	mA
消耗功率 (在四层印刷电路板上, 25°C 时)*	GP 包装	$P_D$	3.12	W
	GFN 包装		1.79	
热阻值 (在四层印刷电路板上, 25°C 时)*	GP 包装	$R_{th(j-a)}$	40.01	°C/W
	GFN 包装		69.5	
接合点温度		$T_{j,max}$	150**	°C
芯片工作时的环境温度		$T_{opr}$	-40~+85	°C
芯片储存时的环境温度		$T_{stg}$	-55~+150	°C

模拟时, PCB 尺寸为 76.2mm\*114.3mm。请参考 JEDEC JESD51 规范。

\*\*越接近此最大范围值操作, 芯片的寿命越短、可靠度越低; 超过此最大限定范围工作时, 将会影响芯片运作并造成毁损, 因此建议的芯片工作时的接合点温度在 125° C 以内。

注: 散热表现与散热片尺寸、PCB 厚度与层数息息相关。实测的热阻值会与模拟值不相同, 使用者可选择适当的封装与 PCB 布局, 以达到理想的散热表现。



#### 直流特性 ( $V_{DD}=5.0V$ , $T_a=25^{\circ}C$ )

所有测试条件皆为电流增益调整设置为默认值

\*一个通道开启时所有测试条件皆为电流增益调整设置为默认值

特性		符号	量测条件	最小值	典型值	最大值	单位
输出端耐受电压		$V_{DS}$	$\overline{OUT0} \sim \overline{OUT15}$	-	-	12.0	V
输入端电压	高电位位准	$V_{IH}$	$T_a=-40\sim 85^{\circ}C$	$0.7 \times V_{DD}$	-	$V_{DD}$	V
	底电位位准	$V_{IL}$	$T_a=-40\sim 85^{\circ}C$	GND	-	$0.3 \times V_{DD}$	V
输出端电压	SDO	$V_{OH}$	$I_{OH}=-1.0mA$	$V_{DD}-0.4$	-	-	V
		$V_{OL}$	$I_{OL}=+1.0mA$	-	-	0.4	V
电流偏移量 (通道间)		$dI_{OUT1}$		-	$\pm 1.0$	$\pm 1.5$	%
电流偏移量 (芯片间)		$dI_{OUT2}$		-	$\pm 1.5$	$\pm 2.0$	%
电流偏移量 VS. 输出电压*		$\%V_{DS}$	$V_{DS}$ 介于 1.0V 与 3.0V 之间, $R_{ext} = 1.3K\Omega @ 7mA$	-	$\pm 0.1$	-	$\%V$
电流偏移量 VS. 电源电压*		$\%V_{DD}$	$V_{DD}$ 介于 4.5V 与 5.5V 之间, $R_{ext} = 1.3K\Omega @ 7mA$	-	$\pm 0.1$	-	$\%V$
下拉电阻		$R_{IN}$ (down)	DCLK		230		$K\Omega$
电压源 输出电流	“关” (SDI=DCLK=SWITCH =0Hz)	$I_{DD(off)1}$	$R_{ext} = Open, \overline{OUT0} \sim \overline{OUT15} = Off$	-	1.9	-	mA

\*一个通道开启时



#### 动态特性 (T = 25°C, V<sub>DD</sub> = 5.0V)

特性		符号	量测条件	最小值	一般值	最大值	单位
设定时间	SDI-DCLK ↑	t <sub>SU0</sub> **	V <sub>DD</sub> =5.0V	3	-	-	ns
	LE ↑ - DCLK ↑	t <sub>SU1</sub> **	V <sub>IH</sub> =V <sub>DD</sub>	7	-	-	ns
保持时间	DCLK ↑ - SDI ↓	t <sub>H0</sub> **	V <sub>IL</sub> =GND	3	-	-	ns
	DCLK ↑ - LE ↓	t <sub>H1</sub> **	R <sub>ext</sub> =1.3KΩ V <sub>DS</sub> =1V	7	-	-	ns
延迟时间	DCLK - SDO	t <sub>PD0</sub> **	R <sub>L</sub> =300Ω C <sub>L</sub> =10pF	-	25	-	ns
脉波宽度	LE	t <sub>w(LE)</sub> **	C <sub>1</sub> =100nF	15	-	-	ns
电流输出埠的电位爬升时间		t <sub>OR</sub> **	C <sub>2</sub> =10μF C <sub>SDO</sub> =10pF	-	25	35	ns
电流输出埠的电位下降时间		t <sub>OF</sub> **	V <sub>LED</sub> =4.0V	-	25	35	ns

\*通道间的输出波形具有良好的一致性。

\*\*可参考时序波形图，此处 n = 1, 2, 3,

\*\*\*执行”读取状态缓存器”命令时，下一个 SWITCH 的上升缘应在 LE 的下降缘 t<sub>PD2</sub> 之后。

\*\*\*\*\*执行错误侦测时，须保留超过最大错误侦测时间。

#### 直流特性的测试电路

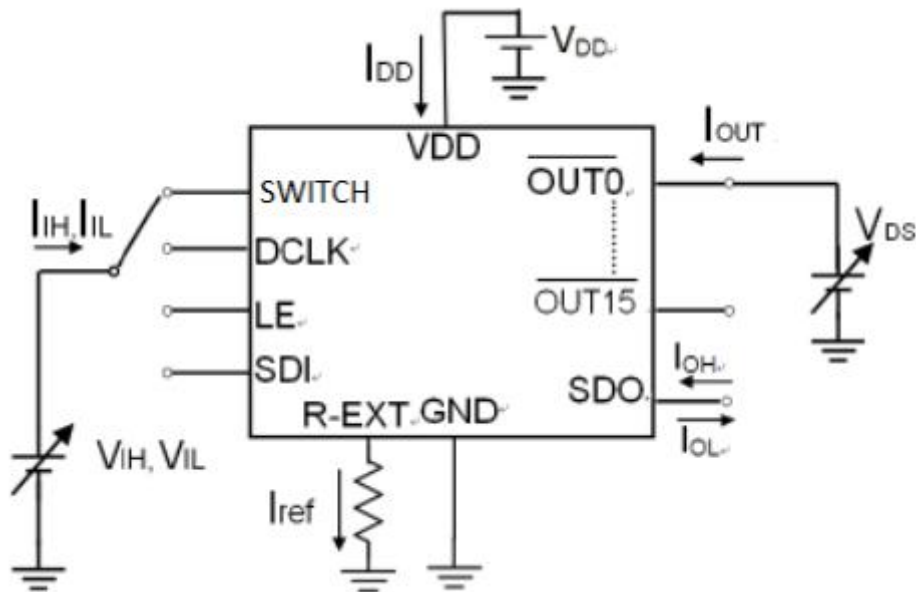


图 2



#### 动态特性的测试电路

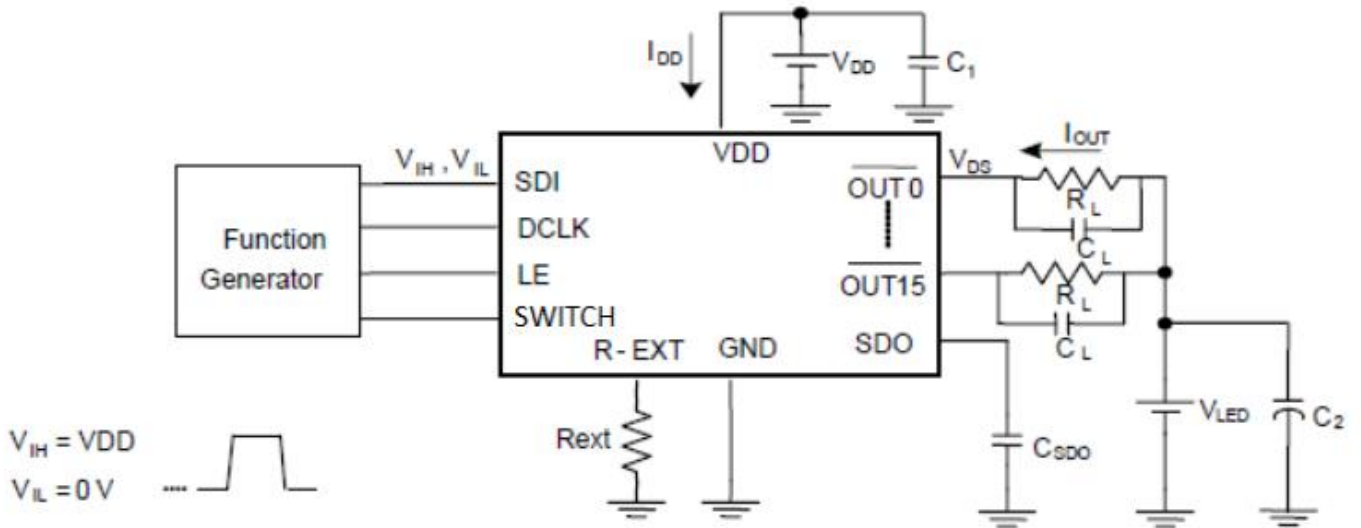
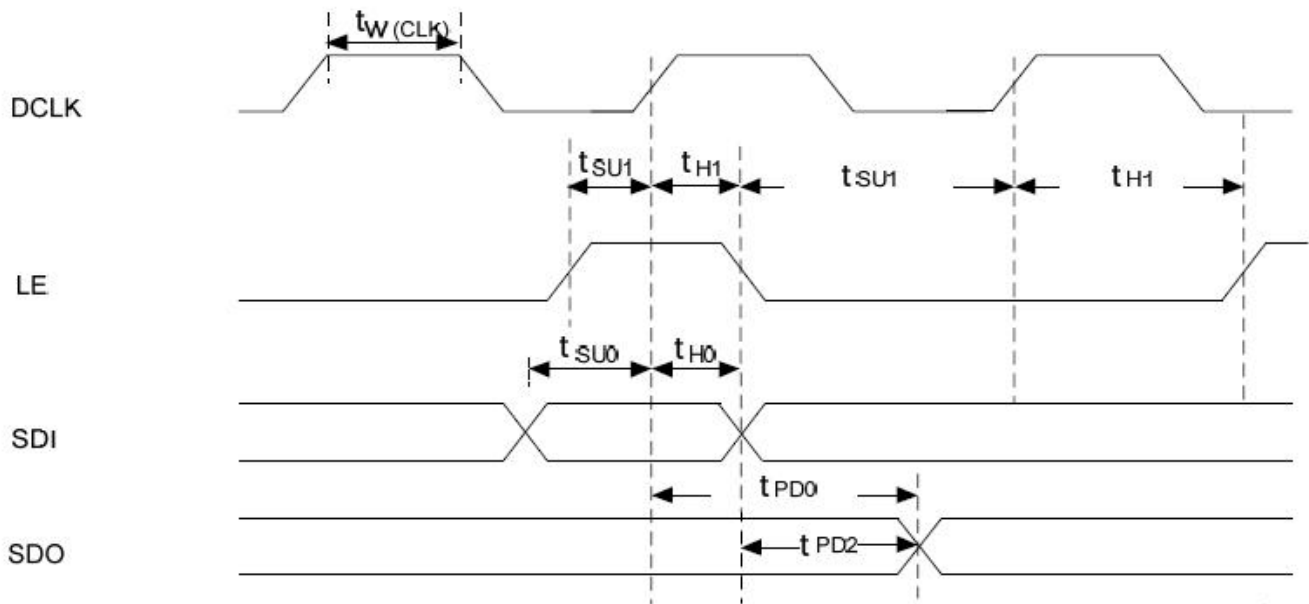
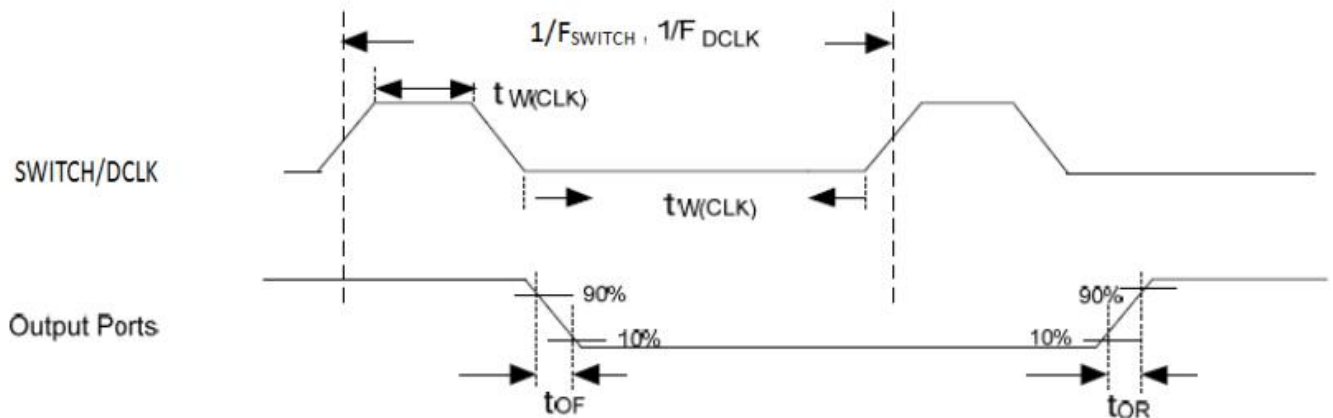
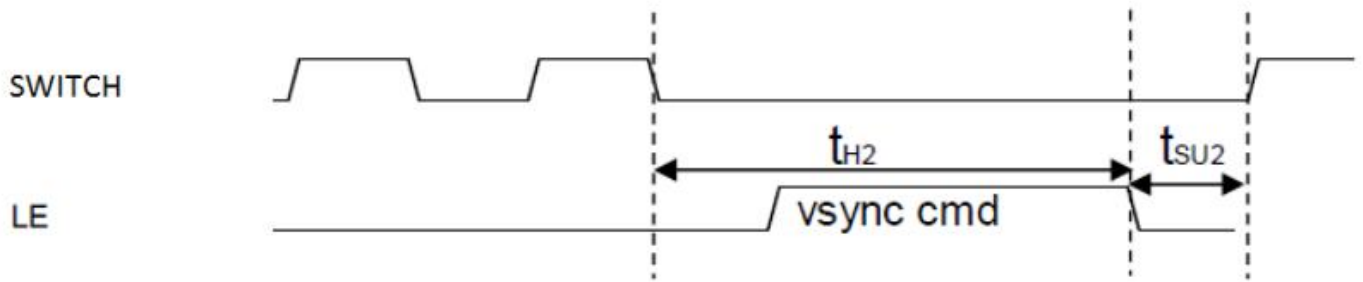


图 3

#### 时序波形图



(1)



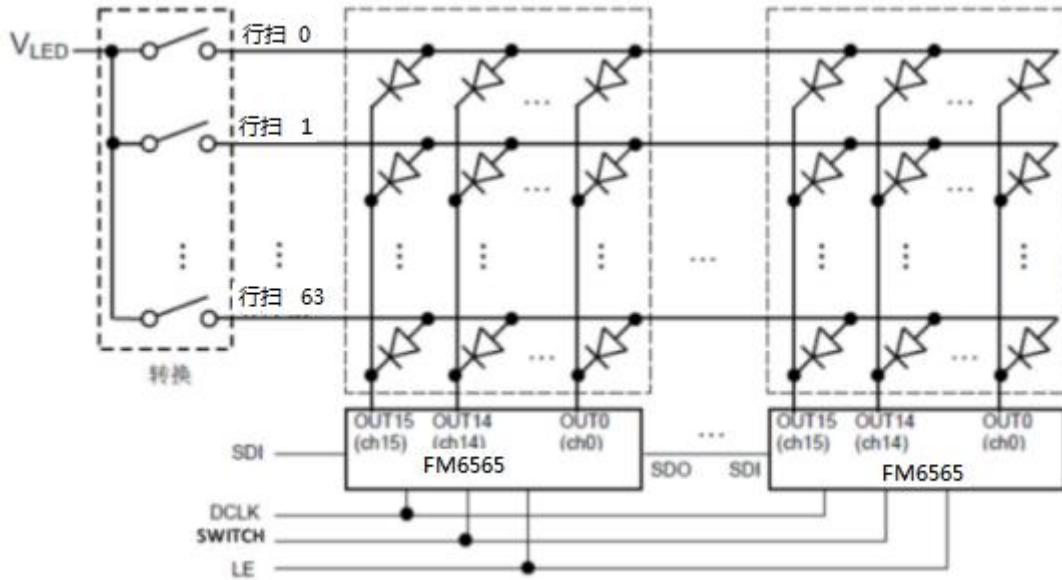
## 操作原理

下图显示扫描行数为 64 行扫描屏所建议的应用架构图。由 LE 与 DCLK 组成的指令，可透过 SDI 与 SDO 脚位来传送灰阶数据。16 个输出通道(OUT0~OUT15)会在不同时间点传递 PWM 数据给每个扫描行数，因此必须具备时间多任务操作的开关给每行之扫描。





#### 扫描屏应用架构



#### 应用信息

FM6565 采用精确的电流控制技术，可以做到通道与通道间，甚至芯片与芯片间的电流，差异极小。FM6565

1、通道间的最大电流差异小于±1.5%，而芯片间的最大电流差异小于±2.0%。

2、具有不受通道端电压影响的电流输出特性，建议芯片维持恒定输出电流的最低通道电压（Vout\_min）参考值如下， $V_{out\_min} = V_{DS} + I_{out} * 10$ ，其中，VDS 为芯片内部参数，可通过寄存器配置，典型值为 0.29V，故芯片的恒流拐点为 0.30V@Iout=10mA。

3、输出电流 IOUT，藉由外接一个电阻 Rext，配合寄存器 1C[7:0]调节 VREXT 电压来设定输出电流。

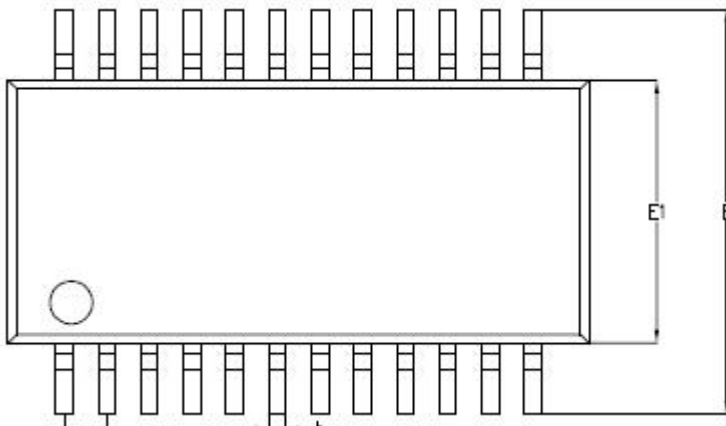
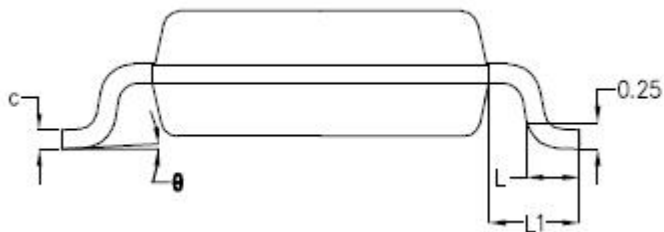
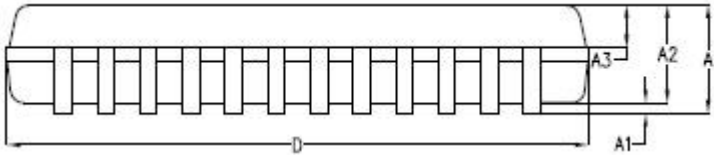
$$I_{out} = 35.4 * I_{gain} / (R_{ext} * 384) @1C[7]=0', \quad I_{out} = 35.4 * I_{gain} / (R_{ext} * 128) @1C[7]=1'$$

其中，Igain 为 1C[6:0]对应的十进制数。

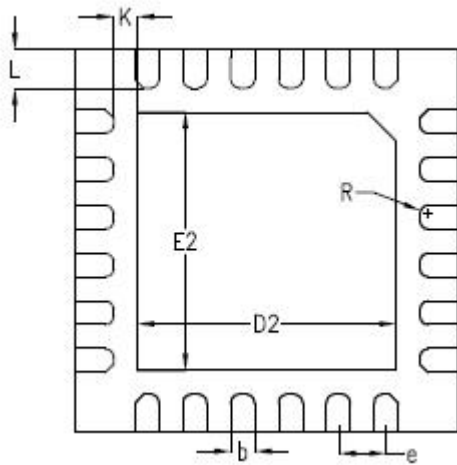
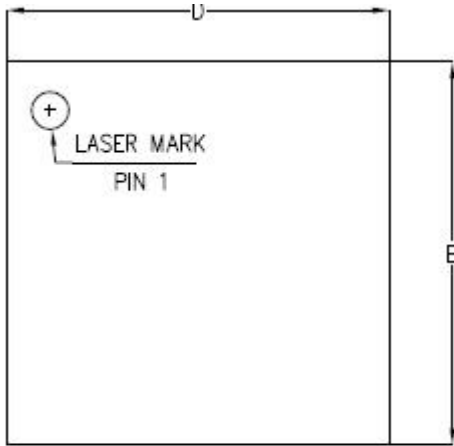


## 封装信息

SSOP24 (0.635)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	1.60	1.65
A1	-	0.15	0.20
A2	1.40	1.45	1.50
A3	0.60	0.65	0.70
b	0.22	0.25	0.30
c	0.17	0.22	0.25
D	8.55	8.65	8.75
E	5.90	6.00	6.10
E1	3.80	3.90	4.00
e	0.635BSC		
L	0.57	0.60	0.65
L1	1.05BSC		
$\theta$	0°	3°	6°



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.83	0.85	0.87
A1	0	0.02	0.05
A2	-		
A3	0.20REF		
b	0.18	0.25	0.30
D	3.90	4.00	4.10
D2	2.65	2.70	2.75
E	3.90	4.00	4.10
E2	2.65	2.70	2.75
e	0.40	0.50	0.60
K	0.25REF		
L	0.35	0.40	0.45
L1	-	-	-
R	0.09	-	-

