

## 1 特性

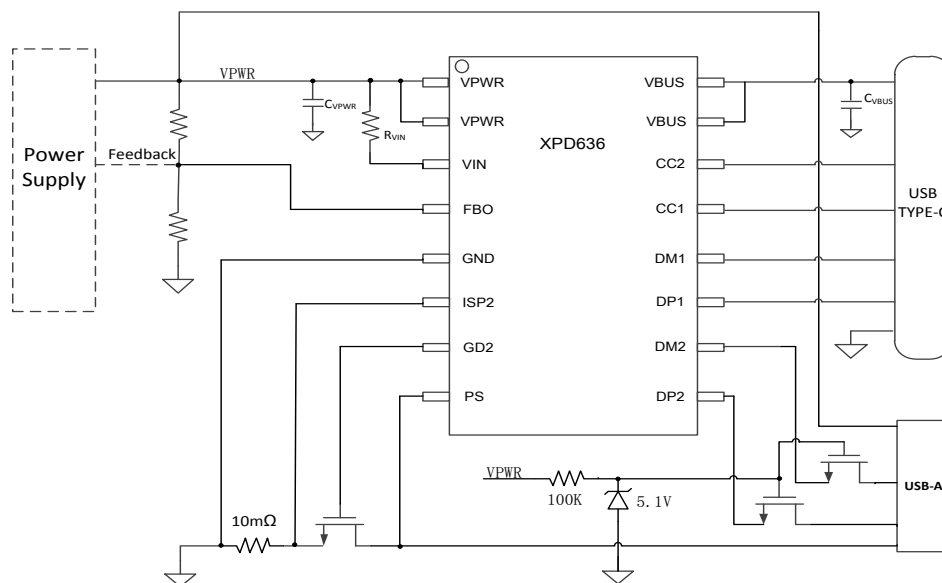
- USB PD3.0 认证 TID : 1505
- 支持 USB Type -C 协议
  - 配置为 DFP ( Source )
  - 广播 3A/1.5A 电流
- 支持 USB Power Delivery ( PD ) 协议
  - 集成完整 PD 通信协议
  - PDO 电压 : 5V , 9V ( XPD636A )
  - PDO 电压 : 5V , 9V , 12V ( XPD636B )
  - 输出功率高至 36W
- 支持 Quick Charge 3.0/2.0 协议
- 支持华为 FCP 协议
- 支持三星 AFC 协议
- 支持 USB BC1.2 DCP
- 支持 Apple 2.4A 充电规范
- 集成 VBUS 通路低阻抗功率开关管

- 内置 VBUS Discharge 功能
- 支持线损补偿功能
- 支持 USB Type-A 和 Type-C 双口工作模式
- 安全性
  - 过压/欠压保护
  - 过流保护
  - 过温保护
- CC1/CC2/DP/DM 过压保护
- ESD 特性  $\pm 4KV$
- Package: TSSOP-16

## 2 应用

- AC-DC 适配器
- USB 充电设备

## 3 应用简图



注: 5V/3A 负载时电源纹波在 100mV 以下建议  $R_{VIN}=2.2\Omega$  ;  
100mV-200mV 时建议  $R_{VIN}=4.7\Omega$  ; 大于 200mV 建议  $R_{VIN}=10\Omega$  。



## 4 概述

XPD636 是一款集成 USB Type-C、USB Power Delivery (PD)、QC3.0/2.0 CLASS A 快充协议、华为 FCP 快充协议、三星 AFC 快充协议、BC1.2 DCP 以及苹果设备 2.4A 充电规范的多功能 USB 端口控制器, 为 AC-DC 适配器、移动电源、车载充电器等设备提供完整的 A+C 端口充电解决方案。

XPD636 内置的 TYPE-C 协议可以支持 TYPE-C 设备插入自动唤醒系统, 智能识别插头的正插与反插, 实现连接。集成的 TYPE-C PD 协议支持双向标记编码 (BMC), 集成硬件的物理层协议和协议引擎, 无需软件参与编解码。

在仅接入一个端口的时候, 端口都可以实现独立的快充功能, 如果同时接入两个口充电, 芯片会将电压降至 5V 下充电;

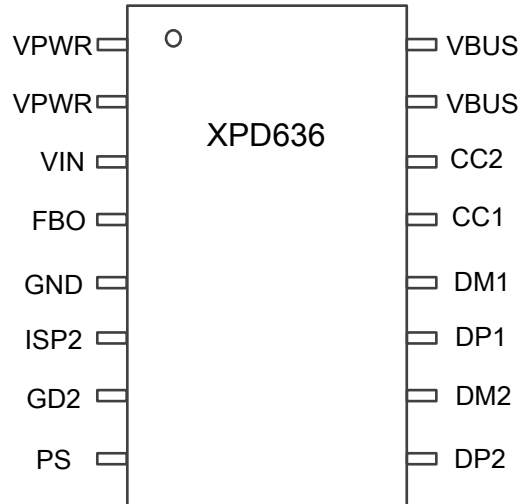
XPD636 内建多种保护机制确保设备安全: 包括动态过压/欠压/过流保护 (可根据设备请求的工作电压/电流按照比例调整保护点); 启动监测 (VBUS 输出前会监测端口电压是否处于安全状态)。

XPD636 集成 25mΩ VBUS 通路功率开关管和内部放电通路, 节省了外围器件, 在发生错误时也可以更快关闭输出并恢复到安全状态。

XPD636 采用 TSSOP16 封装。



## 5 引脚定义



引脚序号	名称	描述
1/2	VPWR	VBUS 输入
3	VIN	芯片输入电源
4	FBO	电压调节端口（接到系统电压反馈点）
5	GND	接地
6	ISP2	A 口电流检测
7	GD2	A 口 nmos 开关驱动
8	PS	A 口插入检测
9	DP2	A 口 USB DP
10	DM2	A 口 USB DM
11	DP1	C 口 USB DP
12	DM1	C 口 USB DM
13	CC1	Type-C 检测引脚 CC1
14	CC2	Type-C 检测引脚 CC2
15/16	VBUS	VBUS 输出



## 6 订购信息

料号	印字	默认 PDO	封装
XPD636A	XPD636 XXXXXX+XX	PDO:5V/3A, 9V/2A	TSSOP16
XPD636A23		PDO:5V/3A, 9V/2.5A	
XPD636B		PDO:5V/3A, 9V/2A, 12V/1.5A	
XPD636B23		PDO:5V/3A, 9V/2.5A, 12V/1.5A	
XPD636BLC0		PDO:5V/3A, 9V/2A, 12V/1.5A;30mV/A 线补	
XPD636BLC1		PDO:5V/3A, 9V/2A, 12V/1.5A;60mV/A 线补	
XPD636BLC2		PDO:5V/3A, 9V/2A, 12V/1.5A;90mV/A 线补	
XPD636A2		PDO:5V/2.5A, 9V/2A	
XPD636B2		PDO:5V/2.5A, 9V/2A, 12V/1.5A	
XPD636B2LC2		PDO:5V/2.5A, 9V/2A, 12V/1.5A;90mV/A 线补	
XPD636C		PDO:5V/3A, 9V/3A, 12V/3A	
XPD636D		PDO:5V/3A, 9V/2.5A, 12V/2A	

印字说明:

第一行, XPD636: 芯片型号;

第二行, XXXXXX: Lot Number, XX: 保留信息。



## 7 规格参数

### 7.1 极限工作参数<sup>(1)</sup>

参数		最小值	最大值	单位
耐压 (对 GND)	VIN, VPWR, PS, CC, VBUS	-0.3	15	V
	其他	-0.3	6	V
结温		-40	150	°C
存储温度		-65	150	°C

(1) 超出极限工作范围值可能会造成器件永久性损坏。长期工作在极限量值下可能会影响器件的可靠性。

### 7.2 ESD 性能

符号	参数	值	单位
V <sub>ESD</sub>	HBM	±4000	V

ESD 测试基于人体放电模型 (HBM)。

### 7.3 推荐工作条件

参数		最小值	典型值	最大值	单位
VPWR	输入电压	3.6		12	V
C <sub>VBUS</sub>	VBUS 电容	2.2		10	μF
C <sub>VPWR</sub>	VPWR 电容	4.7	10		μF
R <sub>VIN</sub>	VIN 限流电阻		2.2	20	Ω
R <sub>FBUP</sub>	系统电压分压电阻		100		kΩ
T <sub>A</sub>	工作环境温度	-40		85	°C

### 7.4 热阻值

符号	参数	值	单位
R <sub>θJA</sub>	结温和周围温度之间的热阻 <sup>(1)</sup>	100	°C/W
R <sub>θJtop</sub>	结温和封装外壳表面温度之间的热阻	36	
R <sub>θJB</sub>	结温和板温度之间的热阻	45	

### 7.5 电气特性

如无特殊说明, 下述参数均在该条件下取得: T<sub>J</sub> = 25°C, 5V ≤ VPWR ≤ 12V

参数	测试条件	最小	典型	最大	单位
芯片供电相关 (VPWR, VBUS)					
V <sub>VPWR_TH</sub>	VPWR UVLO 门限	Rising edge		3.5	V
		Falling edge		3.2	



		Hysteresis		0.3		
V <sub>VBUS_TH</sub>	VBUS UVLO 门限	Rising edge		4.45		V
		Falling edge		3.9		
		Hysteresis		0.55		
I <sub>SUPP</sub>	典型工作电流	VPWR=5V, VBUS=5V		2.6		mA
Voltage Protection (VBUS)						
V <sub>FOVP</sub>	Fast OVP 门限, always enabled	Ref to target voltage		+20%		V
V <sub>SOVP</sub>	Slow OVP 门限	Ref to target voltage		+15%		V
V <sub>SUVP</sub>	VBUS UVP 门限	Ref to target voltage		-22%		V
Switch MOSFET						
R <sub>DSON</sub>				25		mΩ
Transmitter (CC1, CC2)						
R <sub>TX</sub>	Output resistance	During transmission		50		Ω
V <sub>TXHI</sub>	Transmit HIGH			1.15		V
V <sub>TXLO</sub>	Transmit LOW		-75		75	mV
t <sub>UI</sub>	Bit unit interval			3.3		us
t <sub>BMC</sub>	Rise/fall time of BMC	R <sub>load</sub> =5.1k, C <sub>load</sub> =1nF	300		600	ns
Receiver (CC1, CC2)						
V <sub>RXHI</sub>	Receive HIGH		800	840	885	mV
V <sub>RXLO</sub>	Receive LOW		485	525	570	
I <sub>RP_SRC</sub>	CC1/CC2 Broadcasting current	3A DFP mode, 0 ≤ V <sub>CCX</sub> ≤ 2.5V	304	330	356	uA
		1.5A DFP mode, 0 ≤ V <sub>CCX</sub> ≤ 1.5V	166	180	194	uA
OCP						
V <sub>ITRIP</sub>		Ref to Power Capability(pd)		+30%		A
		USB-A		2.6		A
OTP (internal)						
T <sub>J1</sub>	Die temperature	Temperature rising edge	125	135	145	°C
		Hysteresis		20		°C
HVDCP interface (DP, DM)						
V <sub>DAT(REF)</sub>	数据线检测电压		0.25	0.325	0.4	V
V <sub>SEL(REF)</sub>	输出电压选择		1.8	2	2.2	V
T <sub>GLITCH(DP)HIGH</sub>	D+高电平扰动滤波时间		1	1.25	1.5	s
T <sub>GLITCH(DM)LOW</sub>	D-低电平扰动滤波时间			1		ms
T <sub>GLITCH(V)CHANGE</sub>	输出电压扰动滤波时间		20	40	60	ms
T <sub>GLITCH(CONT)CHANGE</sub>	连续模式的扰动滤波时间		100	150	200	us
R <sub>DAT(LKG)</sub>	D+漏泄电阻		300	500	800	KΩ
R <sub>DM(DWN)</sub>	D-下拉电阻		14.25	19.53	24.5	KΩ



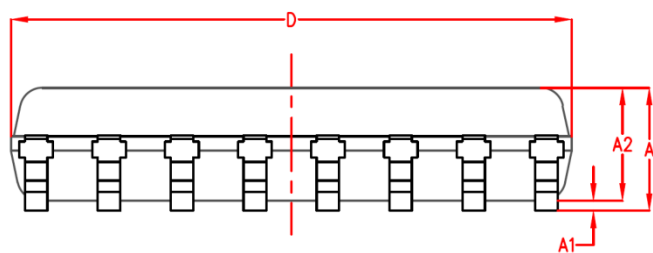
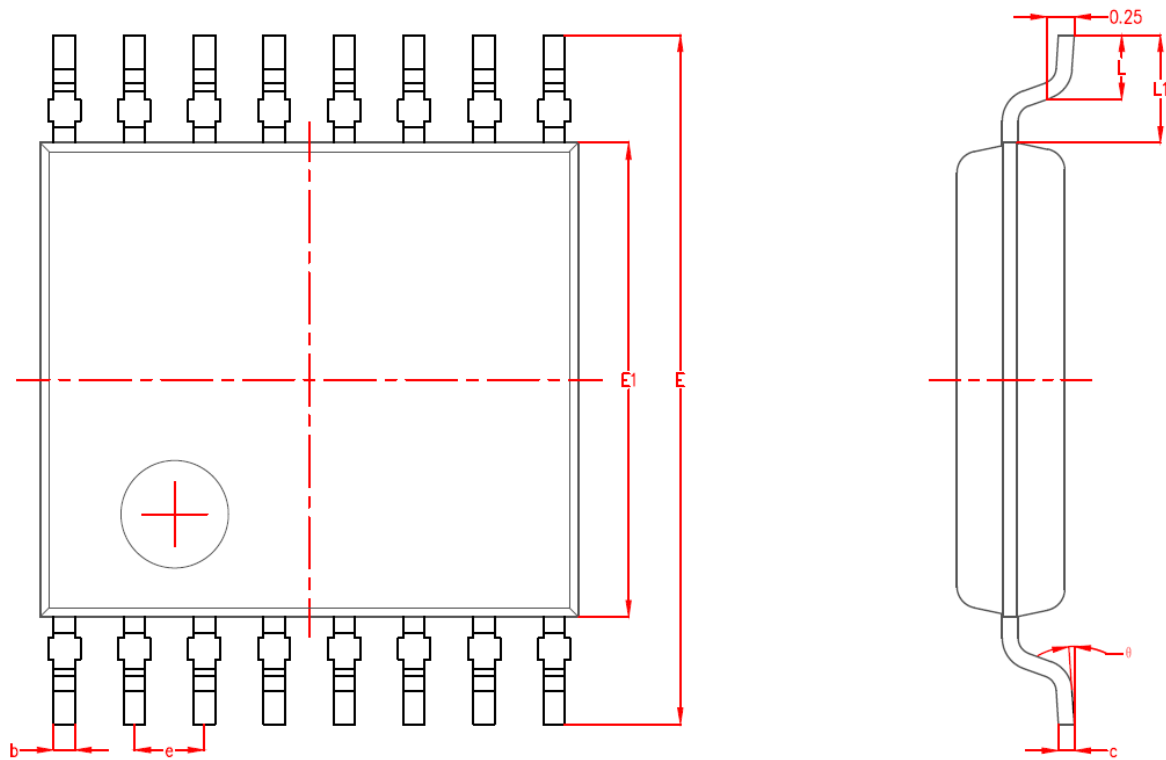
$R_{ON(N1)}$	开关 N1 导通电阻			40	100	$\Omega$
$V_{TH(PD)}$	受电设备连接检测电压阈值		0.25	0.325	0.4	V
$T_{DPD}$	受电设备连接检测滤波时间		120	160	200	ms
$\Delta I_{T(UP)}$	电压升高时电流源阶跃步长	$R_{IREF}=100K\Omega$		2		$\mu A$
$\Delta I_{T(DO)}$	电压降低时电流源阶跃步长	$R_{IREF}=100K\Omega$		2		$\mu A$
Apple 2.4A 充电模式						
$V_{DAT(2.7V)}$	D+/D-数据线电压		2.57	2.7	2.84	V
$R_{DAT(2.7V)}$	D+/D-数据线输出阻抗			15		$K\Omega$
FCP 充电模式						
$V_{TX-VOH}$	D- FCP TX Valid High			2.7		V
$V_{TX-VOL}$	D- FCP TX Valid Low				0.3	V
$V_{RX-VIH}$	D- FCP RX Valid High			1.2		V
$V_{RX-VIL}$	D- FCP RX Valid Low			0.9		V
Trise	FCP Pulse Rise Time	10% - 90%			2.5	$\mu s$
Tfall	FCP Pulse Fall Time	90% - 10%			2.5	$\mu s$

## 8 PCB Layout 注意事项

1. 10mohm 采样电阻的走线采用开尔文连接方式，注意芯片管脚 GND 与该电阻的连接时应先连接到电阻末端然后再与整个 PCB 的 GND 网络连在一起，走线尽量粗而短；
2. 输入电容  $C_{VPWR}$  以及输出电容  $C_{VBUS}$  尽量靠近芯片；
3. PCB 布局时尽量避免与主发热器件摆放在一起；
4. 尽量避免 FBO 连线受到干扰；
5. USB-A 口的外壳禁止连接到 PCB 板上的 GND 网络；
6. VIN 的 RC 滤波电路尽量靠近芯片管脚。



9 封装信息



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	1.09	1.19
A1	0.02	-	0.15
A2	0.95	1.00	1.05
b	0.14	0.22	0.30
c	0.08	0.13	0.18
D	4.90	5.00	5.10
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		
L	0.50	0.60	0.70
L1	1.05BSC		
θ	0°	4°	8°